

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2003-141893**

(43)Date of publication of application : **16.05.2003**

(51)Int.Cl. **G11C 19/00**
G02F 1/133
G09G 3/20
G09G 3/36

(21)Application number : **2002-205961** (71)Applicant : **SEMICONDUCTOR ENERGY LAB CO LTD**

(22)Date of filing : **15.07.2002** (72)Inventor : **OSAME MITSUAKI**

(30)Priority

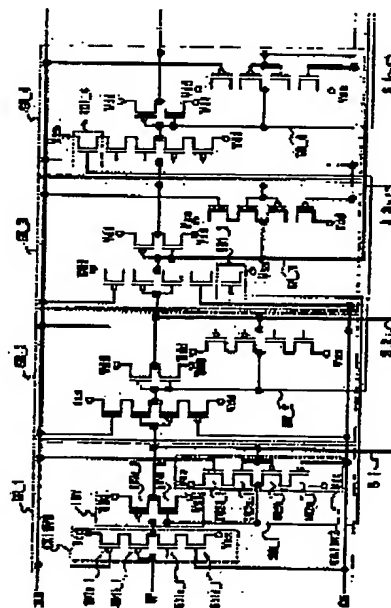
Priority number : **2001216040** Priority date : **16.07.2001** Priority country : **JP**

(54) SHIFT REGISTER AND ITS DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a shift register and its driving method for solving such problems that, in a shift register in which the amplitude voltage of an inputted pulse signal is enlarged using a level shifter or the like, trouble of operation in a high frequency, a noise of a power source line, increment of layout area or the like are caused.

SOLUTION: A clock pulse having an amplitude voltage being lower than the power source voltage of a shift register is inputted to a shift register. Here, the gate width of a TFT constituting a second clocked inverter of the shift register is set to a large value, and variation of an output potential caused by the leak current of a first clocked inverter is reduced. Also, a signal having an amplitude of nearly



power source voltage is inputted to the gate electrode of a newly added TFT of the first clocked inverter, and a leak current of the first clocked inverted is cut off by switching ON/OFF.

LEGAL STATUS

[Date of request for examination] 30.09.2004

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(10) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-141893

(P2003-141893A)

(43) 公開日 平成15年5月16日 (2003.5.16)

(51) Int. Cl. ⁷	識別記号	F t	ページ (参考)
G 1 1 C 19/00		G 1 1 C 19/00	J 2 H 0 9 3
G 0 2 F 1/133	6 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
G 0 9 C 3/20	6 1 1	G 0 9 C 3/20	6 1 1 A 5 C 0 8 0
	6 2 2		6 1 1 C
			6 2 2 B

特許請求 未請求 請求項の数28 O L (4 3 1 2) 最優先に続く

(21) 出願番号	特願2002-205961 (P2002-205961)	(71) 出願人	000153878 株式会社豊平電子エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成14年7月16日 (2002.7.16)	(72) 発明者	柏 光昭 神奈川県厚木市長谷398番地 株式会社豊平 電子エネルギー研究所内
(31) 優先権主張番号	特願2001-218040 (P2001-218040)		
(32) 優先日	平成13年7月10日 (2001.7.10)		
(33) 優先権主張国	日本 (J P)		

最優先に続く

(54) 【発明の名称】 シフトレジスタ及びその駆動方法

(57) 【要約】

【課題】 レベルシフト等を用いて、入力するパルス信号の振幅電圧を大きくするシフトレジスタの場合、高周波数で動作が困難、電源線のノイズ、レイアウト面積の増大等の問題が生じる。そこで、上記問題を解決するシフトレジスタ及びその駆動方法を提供することを課題とする。

【解決手段】 シフトレジスタの電源電圧より小さな振幅電圧を有するクロックパルスをシフトレジスタに入力する。このとき、シフトレジスタの有する第2のクロックドライバータを構成するTFTのゲート幅を大きく設定し、第1のクロックドライバータの漏れ電流によって起こる出力電位の変化を抑制する。また、第1のクロックドライバータに、新たに追加したTFTのゲート電極に電源電圧振幅の振幅を有する信号を入力し、オン・オフを切り替えることによって、第1のクロックドライバータの漏れ電流を遮断する。

